

BUNDESREPUBLIK DEUTSCHLAND

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



REC'D 27 JUN 2003

WIPO

PCT

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 22 964.3

Anmeldetag: 23. Mai 2002

Anmelder/Inhaber: Firma SCHOTT GLAS, Mainz/DE

Bezeichnung: Verfahren zur Gehäusebildung bei elektronischen Bauteilen sowie so hermetisch verkapselte elektronische Bauteile

Priorität: 15.04.2002 DE 202 05 830.1

IPC: H 01 L, C 23 C

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 07. Mai 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Dzierzon

Schott Glas

Verfahren zur Gehäusebildung bei elektronischen Bauteilen
sowie so hermetisch verkapselte elektronische Bauteile

- 5 Die Erfindung bezieht sich auf ein Verfahren zur
Gehäusebildung bei elektronischen Bauteilen sowie auf so
hermetisch verkapselte elektronische Bauteile, insbesondere
Sensoren, integrierte Schaltungen und optoelektronische
Bauelemente.
- 10 Zur Kapselung von integrierten Schaltungen und
optoelektronischen Bauelementen ist es bekannt, ein dünnes
Glasplättchen mittels einer organischen Klebeschicht auf das
Bauteil zu kleben und so die empfindlichen
- 15 Halbleiterstrukturen abzudecken und zu schützen. Diese
Bauweise hat den Nachteil, dass mit der Zeit Wasser in die
organische Klebeschicht eindiffundieren kann, welches dann
bis zu den Halbleiterstrukturen gelangen kann und diese
beeinträchtigt. Die Klebeschichten können ferner durch UV-
- 20 Bestrahlung altern, was vor allem für elektrooptische
Bauteile schädlich ist.

- Anstelle organischer Klebemittel ist auch schon niedrig
schmelzendes Glaslot als Zwischenschicht verwendet worden,
- 25 welches aufgesprüht, aufgesputtert bzw. mittels Siebdruck-
und Dispensertechnologie aufgetragen worden ist. Die
Prozesstemperatur beim Aufschmelzen der Glaslotschicht ist
jedoch höher als $T=300^{\circ}\text{C}$, so dass temperaturempfindliche
Halbleiterstrukturen nicht verkapselt werden können.

deshalb die Aufgabe zugrunde, eine
 elung von elektronischen Bauteilen
 eine weitgehend wasserdiffusionsfeste
 gen Temperaturen unterhalb von 300°C,
 halb 150°C erzielt werden kann.

abe wird aufgrund der Maßnahmen des
 t und durch die weiteren Maßnahmen der
 he ausgestaltet und weiterentwickelt.
 ft ein erfindungsgemäß hergestelltes
 teil.

ße Verfahren der Kapselung mit Aufdampfglas
 endet werden, wenn das elektronische
 er Herstellung begriffen ist. Die
 substrats des elektronischen Bauteils durch
 Glasschicht wird ausgenutzt, das Substrat zu
 irend auf das Substrat von der nicht
 te her eingewirkt wird. Das ansonsten
 ie elektronische Bauteil kann auch von der
 - unter Freilassung der Anschlüsse -
 en.

derungen kann die Dicke der aufgedampften
 1000 µm betragen. Wenn es nur auf
 luss des zu schützenden Bauteils ankommt,
 gte Glasschichtdicke im Bereich zwischen
 stärkere Belastungen wird die
 entsprechend dicker gewählt, wobei ein
 ch der Glasschichtdicke zwischen
 gt. Ein Aufbau von Mehrfachsichten auch in
 nderen Materialien ist ebenso möglich. Es
 die Glasschicht mit einer aufgebrauchten
 zu kombinieren, um zu einer strukturellen

Verstärkung des elektronischen Bauteils zu gelangen.

Es gibt verschiedene Möglichkeiten, Glas aufzudampfen.

Bevorzugt wird die Erzeugung des Glasdampfes mittels

5 Elektronenstrahl aus einem Glasvorrats-Target. Es können
Aufdampfraten von mehr als $4\mu\text{m}/\text{min}$. erzeugt werden und das
hergestellte Glas scheidet sich mit festem Verbund auf der
Oberfläche des Substrats ab, ohne dass es eines erhöhten H_2O -
Gehalt zwecks Bindungswirkung bedarf wie bei niedrig
10 Schmelzendem Glaslot. Als Aufdampfglas wird ein
Borosilikatglas mit Anteilen von Aluminiumoxid und Alkalioxid
bevorzugt, wie es das Aufdampfglas vom Typ 8329 der Firma
Schott Glas darstellt. Dieses Glas hat außerdem einen
Wärmeausdehnungskoeffizienten, der dem des Substrats von
15 üblichen Halbleiterstrukturen nahek kommt, bzw. durch
entsprechende Abwandlung in den Komponenten an den
Wärmeausdehnungskoeffizienten des Substrats angepasst werden
kann. Es kann Aufdampfglas anderer Zusammensetzung verwendet
werden, insbesondere in mehreren Schichten übereinander,
20 wobei die Gläser unterschiedliche Eigenschaften hinsichtlich
Brechungsindex, Dichte, Härte usw. besitzen können.

Weiterhin kann durch geeignete Materialkombination das
Aufbringen einer Mischschicht aus anorganischen und
25 organischen Bestandteilen realisiert werden. Diese
Mischschicht ist durch eine Verringerung der Sprödigkeit
gekennzeichnet.

Wenn die Glasschicht auf einer ersten Seite des Substrats des
30 elektronischen Bauteils aufgebracht wird, während dieses
elektronische Bauteil noch nicht fertig hergestellt ist, kann
es zur Handhabung bei dieser Fertigherstellung zweckmäßig
sein, eine das Bauteil verstärkende Kunststoffschicht über
der Glasschicht anzubringen. In diesem Fall wird die
35 Glasschicht in einer Dicke erzeugt, die für die Abkapselung

bzw. den hermetischen Abschluss gegenüber eindringenden diffundierenden Stoffen genügt, während die Kunststoffschicht in einer Dicke erzeugt wird, wie sie für die Stabilisierung bei der Weiterverarbeitung des Bauteils benötigt wird.

5

In einem solchen Fall kann Material von der zweiten nicht gekapselten Substratseite abgetragen werden, so dass Anschlüsse an das Bauteil hergestellt werden können, die von der Unterseite in das Bauteil hineinreichen und somit durch das Bauteil selbst geschützt sind, wenn dieses endgültig von seinem Einsatzort eingebaut wird. Dies ist vor allem im Falle von Sensoren bedeutsam.

10

Die Erfindung wird anhand der Zeichnung beschrieben.

15

Dabei zeigt:

- Fig. 1 einen Abschnitt eines Wafers mit einer aufgedampften Glasschicht,
- Fig. 2 einen Waferabschnitt mit Glas und Kunststoffschicht,
- 20 Fig. 3 die Herstellung von Anschlüssen an den Wafer,
- Fig. 4 die zusätzliche Kunststoff-Passivierung der Waferunterseite,
- Fig. 5 die Beschichtung der Waferunterseite mit Aufdampfglas,
- 25 Fig. 6 das Anbringen eines Ball Grid Arrays an den Wafer gemäß Fig. 5,
- Fig. 7 eine weitere Anbringungsart des Ball Grid Arrays,
- Fig. 8 die Kapselung der Unterseite eines Wafers,
- 30 Fig. 9 das Anbringen der Ball Grid Arrays am Wafer der Fig. 8, sowie
- Fig. 10 ein Schema einer Verdampfungsanordnung.

Fig. 10 zeigt die Anordnung eines Substrats 1 zu einer Aufdampfglasquelle 20. Diese besteht aus einem

35

Elektronenstrahlerzeuger 21, einer Strahlumlenkeinrichtung 22 und einem Glastarget 23, das von einem Elektronenstrahl 24 getroffen wird. An der Auftreffstelle des Elektronenstrahls verdampft das Glas und schlägt sich an der ersten Seite 1a des Substrats 1 nieder. Um das Glas des Targets 23 möglichst gleichmäßig verdampfen zu lassen, wird das Target gedreht und der Strahl 24 gewobbelt.

Wegen näherer Einzelheiten des möglichen Substrats 1 wird Bezug auf Fig. 1 genommen. Ein Siliziumwafer als das Substrat 1 weist Bereiche 2 mit Halbleiterstrukturen sowie Bereiche 3 mit Anschlußstrukturen auf, die hier als Bond Pad, beispielsweise aus Aluminium, ausgebildet sind. Der Siliziumwafer stellt ein Substrat mit einer Oberflächenrauigkeit $< 5\mu\text{m}$ dar. Die Oberseite 1a des Substrats liegt der Unterseite 1b gegenüber. Auf die Oberseite 1a ist eine Glasschicht 4 niedergeschlagen worden, die vorzugsweise aus dem Aufdampfglas des Typs 8329 der Firma Schott gewonnen wurde. Dieser Glastype kann durch Einwirkung des Elektronenstrahls 24 weitgehend verdampft werden, wobei man in evakuierter Umgebung mit 10^{-5} mbar Restdruck und einer BIAS Temperatur während der Verdampfung von 100°C arbeitet. Unter diesen Bedingungen wird eine dichte geschlossene Glasschicht 4 erzeugt, die weitgehend gegenüber Gasen und Flüssigkeiten, auch Wasser, dicht ist, jedoch Licht durchlässt, was im Falle von elektrooptischen Bauteilen wichtig ist.

Die Unterseite 1b des Wafers steht für weitere Bearbeitungsschritte zur Verfügung, welche das Nass-, Trocken- und Plasmaätzen bzw. -reinigen umfassen.

Fig. 2 zeigt eine Deckschicht des Substrats 1, die aus einer Glasschicht 4 und einer Kunststoffschicht 5 besteht. Die Glasschicht 4 hat eine Dicke im Bereich von 1 bis $50\mu\text{m}$, was

für die Abkapselung bzw. den hermetischen Abschluss genügt, während die Kunststoffschicht 5 dicker ist, um dem Wafer als Werkstück größere Stabilität für nachfolgende Bearbeitungsschritte zu verleihen.

5

In Fig. 3 ist die weitere Bearbeitung eines Wafers angedeutet. Der Wafer wird an der Unterseite gedünnt und es werden Ätzgruben 6 erzeugt, die bis zu den Bond Pads 3 reichen, welche als Ätzstop wirken. Die Waferunterseite 1b wird mit einer Kunststofflithographie versehen, wobei die Bereiche mit den Bond Pads 3 offen bleiben. Es werden nunmehr Leitungskontakte 7 auf der Unterseite erzeugt, was beispielsweise durch Besprühen oder Besputtern geschieht, wodurch leitfähige Schichten 7 im Bereich der Ätzgruben 6 erzeugt werden. Nunmehr wird der bei der Lithographie verwendete Kunststoff von der Waferunterseite 1b entfernt. Alsdann wird ein Ball Grid Array 8 an den leitfähigen Schichten 7 angebracht und der Wafer wird entlang von Ebenen 9 aufgetrennt. Es entstehen eine Mehrzahl von elektronischen Bauteilen, deren Halbleiterstrukturen 2 sicher zwischen der Deckschicht 4 und dem Substrat 1 eingebettet und hermetisch verschlossen ist.

Fig. 4 zeigt eine Abwandlung der Ausführungsform der Fig. 3. Es werden die gleichen Verfahrensschritte wie zuvor ausgeführt, jedoch wird der Kunststoff an der Waferunterseite 1b nicht entfernt und bedeckt die Unterseite als Passivierungs- und Schutzschicht 10.

Fig. 5 zeigt eine Ausführungsform, bei der anstelle der Kunststoffschicht 10 eine aufgedampfte Glasschicht 11 auf der Unterseite 1b des Substrats aufgebracht werden soll. Wie bei der Ausführungsform der Fig. 3 wird der zur Lithographie verwendete Kunststoff an der Waferunterseite 1b entfernt und die gesamte Waferunterseite 1b wird mit dem Glas bedampft, so

dass eine 1 bis 50µm starke Glasschicht 11 entsteht.

Wie bei 11b dargestellt, bedeckt diese Glasschicht auch die nach außen ragenden Teile der Leitungskontakte 7. Zum

5 Anbringen eines Ball Grid Arrays 8 werden diese Bereiche 11b durch Wegschleifen und / oder Wegätzen freigelegt. Danach werden die Ball Grid Arrays angebracht, wie Fig. 6 zeigt, und es erfolgt eine Auftrennung des Wafers zur Bildung einzelner Bauteile, wie bei 9 angedeutet. Die empfindlichen
10 Halbleiterstrukturen 2 sind nach oben und nach unten jeweils durch eine Glasschicht 4 bzw. 11 geschützt.

Bei einer weiteren Ausführungsform der Erfindung wird der Wafer an Trennebenen 9, die nicht durch die Bond Pads
15 verlaufen, aufgetrennt. Dies hat den Vorteil, dass auch ein seitlicher Passivierungsschutz für die Bauteile gewährleistet werden kann. Fig. 7 zeigt ein Beispiel der Auftrennung, bei welchem nur Material der Deckschicht 4 und des Substrats 1 betroffen ist. Es wird zunächst wie bei den zuvor

20 beschriebenen Ausführungsbeispielen vorgegangen, d.h. der Wafer wird von der Unterseite gedünnt und es werden Ätzgruben 6 erzeugt, die bis zur Unterseite der Bond Pads 3 reichen.

Die Waferunterseite 1b wird lithographiert, wobei die Bond Pad-Bereiche offen bleiben. Die Leitungskontakte 7 werden im
25 Bereich der Ätzgruben 6 erzeugt, wobei die Ätzgruben außerdem mit leitfähigem Material 12 gefüllt werden. Hier kommt die galvanische Verstärkung durch Ni(P) in Betracht. Nachdem der Kunststoff an der Waferunterseite wenigstens im Bereich der Kontakte 7 entfernt worden ist, werden die Ball Grid Arrays 8
30 angebracht. Danach erfolgt die Auftrennung des Wafers entlang von Ebenen 9. Man erhält elektronische Bauteile mit hermetische eingeschlossenen Halbleiterstrukturen 2, wobei je nach Vorgehensweise eine analoge Kunststoffschicht 10 vorhanden ist oder fehlt.

Fig. 8 und 9 zeigen ein Ausführungsbeispiel mit der Erzeugung einer unterseitigen Glasschicht 11. Es wird analog zur Ausführungsform der Fig. 5 in Verbindung mit Fig. 7 vorgegangen, d.h. es werden gefüllte Bond Pads erzeugt und die gesamte Unterseite 1b des Wafers wird mit der Glasschicht 11 beschichtet, die anschließend im Bereich der Ätzgruben 6 entfernt wird, um darauf die Ball Grid Arrays anzubringen, wie in Fig. 9 dargestellt. Nach Auftrennung entlang der Ebenen 9 werden Bauteile mit gekapselten Halbleiterstrukturen 2 erzielt.

Das Glassystem der Schicht 4 bzw. 11 sollte wenigstens ein binäres System darstellen. Bevorzugt werden Mehrkomponentensysteme.

Als besonders geeignet hat sich das Aufdampfglas Typ 8329 der Firma Schott erwiesen, welches folgende Zusammensetzung in Gewichtsprozent aufweist:

	SiO ₂	84,1 %		
	B ₂ O ₃	11,0 %		
	Na ₂ O	≈ 2,0 %	} 2,3 %	(in der Schicht ⇒ 3,3 %)
25	K ₂ O	≈ 0,3 %		
	Li ₂ O			
	Al ₂ O ₃			(in der Schicht ⇒ 0,5 %)

Der elektrische Widerstand beträgt ungefähr $10^{10} \Omega/\text{cm}$ (bei 100°C),
 der Brechungsindex etwa 1,470,
 die Dielektrizitätskonstante ϵ etwa 4,8 (bei 25°C, 1MHz)
 $\text{tg}\delta$ etwa 80×10^{-4} (bei 25°C, 1 MHz).

Zur Erzielung besonderer Eigenschaften der Bauteile kann es zweckmäßig sein, Gläser unterschiedlicher

5 Glaszusammensetzungen für die Glasschichten der Oberseite und der Unterseite zu verwenden. Es ist auch möglich, mehrere Gläser mit unterschiedlichen Eigenschaften, z.B. hinsichtlich Brechungsindex, Dichte, Knoop-Härte, Dielektrizitätskonstante, $\tan \delta$ nacheinander auf das Substrat aufzudampfen.

10

Anstelle der Elektronenstrahlverdampfung können auch andere Mittel zur Überführung von Materialien, die sich als Glas niederschlagen, angewendet werden. Das Verdampfungsmaterial kann sich beispielsweise in einem Tiegel befinden, der durch
15 eine Elektronenstoßheizung aufgeheizt wird. Eine solche Elektronenstoßheizung beruht auf der Emission von Glühelektronen, die auf den Tiegel hin beschleunigt werden, um mit vorbestimmter kinetischer Energie auf das zu verdampfende Material aufzutreffen. Auch mit diesen Verfahren
20 lassen sich Glasschichten erzeugen, ohne das Substrat, auf dem sich das Glas niederschlägt, allzu stark thermisch zu belasten.

Patentansprüche

1. Verfahren zur Gehäusebildung bei elektronischen Bauteilen, insbesondere Sensoren, integrierte Schaltungen und optoelektronische Bauelemente; mit folgenden Schritten:

Bereitstellen eines Substrats (1), das einen oder mehrere Bereiche zur Bildung von Halbleiterstrukturen (2) sowie von Anschlussstrukturen (3) aufweist, wobei wenigstens eine erste Substratseite (1a) zu verkapseln ist;

Bereitstellen einer Aufdampfglasquelle (20), die wenigstens ein binäres Glassystem erzeugt;

Anordnen der ersten Substratseite (1a) relativ zur Aufdampfglasquelle derart, dass die erste Substratseite (1a) bedampft werden kann;

Betrieb der Aufdampfglasquelle (20) solange, bis die erste Substratseite (1a) eine Glasschicht (4) trägt, welche eine Dicke im Bereich von 1 bis 1000 μm aufweist.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß beim Bereitstellen einer Aufdampfglasquelle (20), ein Reservoir mit organischen Bestandteilen bereitgestellt wird, die durch Anlegen eines Vakuums oder durch Erwärmung in den gasförmigen Zustand übergehen, so dass während der Bedampfung Mischschichten aus anorganischen und organischen Bestandteilen auf der Substratseite gebildet werden können;

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Glasschichtdicke im Bereich zwischen 1 bis 50 μm liegt.

4. Verfahren nach Anspruch 1 oder 2,
dadurch gekennzeichnet, dass die Glasschichtdicke im
Bereich zwischen 50 bis 200 μm liegt.
5. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet, dass das Aufdampfglas der Quelle
(20) mittels Elektronenstrahl (24) aus einem Glastarget
(23) erzeugt wird.
10. Verfahren nach Anspruch 5,
dadurch gekennzeichnet, dass als Aufdampfglas ein
Borosilikatglas mit Anteilen von Aluminiumoxid und
Alkalioxid verwendet wird.
15. Verfahren nach einem der Ansprüche 1 bis 6,
dadurch gekennzeichnet, dass das Aufdampfglas einen
Wärmeausdehnungskoeffizienten nahezu gleich dem des
Substrates aufweist.
20. Verfahren nach einem der Ansprüche 1 bis 7,
dadurch gekennzeichnet, dass die Glasschicht (4) in
einer Dicke erzeugt wird, wie sie zum hermetischen
Abschluss erforderlich ist, und dass eine
Kunststoffschicht (5) über der Glasschicht (4)
25 aufgetragen wird, um die weitere Verarbeitung des
Substrates (1) zu erleichtern.
9. Verfahren nach einem der Ansprüche 1 bis 8,
dadurch gekennzeichnet, dass mehrere Schichten Glas auf
30 das Substrat (1) aufgedampft werden, wobei die
Glasschichten aus unterschiedlichen
Glaszusammensetzungen bestehen können.
10. Verfahren nach einem der Ansprüche 1 bis 9,

dadurch gekennzeichnet, dass die weitere Verarbeitung des Substrates (1) den Abtrag von Material an einer zweiten Substratseite (1b) umfasst, die der ersten Substratseite (1a) gegenüberliegt.

5

11. Verfahren nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, dass das Substrat (1) einen Wafer mit mehreren Halbleiterstrukturen (2) und Bond Pad-Strukturen (3) aufweist, wobei

10

die zweite, der ersten Substratseite (1a) gegenüberliegende Substratseite (1b) gedünnt wird, an der zweiten Substratseite (1b) im Bereich der herzustellenden Anschlussstrukturen Gruben (6) geätzt werden,

15

die Bereiche zur Bildung der Halbleiterstrukturen (2) unter Verwendung von Kunststoffschichten lithographiert werden,

auf der zweiten Substratseite (1b) in den Bereichen mit Bond Pad-Strukturen (3) Leitungskontakte (7) hergestellt werden,

20

der Kunststoff von der zweiten Substratseite (1b) entfernt wird,

ein Ball Grid Array (8) an den Leitungskontakten (7) aufgebracht wird, und

25

der Wafer zur Bildung mehrerer elektronischer Bauteile aufgetrennt wird, die jeweils erste, verkapselte Seiten (1a) aufweisen.

30

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass die zweite Substratseite (1b) mit einem Kunststoffüberzug (10) unter Aussparung der Ball Grid Bereiche (8) versehen wird.

13. Verfahren nach Anspruch 11

dadurch gekennzeichnet,

5 dass nach Entfernung des Kunststoffes von der zweiten Substratseite (1b) die zweite Substratseite insgesamt mit einer Glasschicht (11) im Bereich von 1 bis 50 μm Dicke bedampft wird, und

10 dass die Leitungskontakte (7) durch örtliche Beseitigung der Glasschicht (11) freigelegt werden, wonach die Schritte des Aufbringens des Ball Grid Arrays (8) und des Auftrennens erfolgen, um beidseitig verkapselte elektronische Bauteile zu erhalten.

14. Verfahren nach einem der Ansprüche 11 bis 13, dadurch gekennzeichnet, dass die Ätzgruben (6), die bis zu den Bond Pad Strukturen (3) führen, mit leitfähigem Material (12) gefüllt werden, wonach mit oder ohne Entfernung des Kunststoffes (10) an der zweiten Substratseite (1b) sowie mit oder ohne Glasschicht (11) auf der zweiten Substratseite (1b) unter Freilassung der Leitungskontakte (7) das Ball Grid Array (8) an den Leitungskontakten (7) bzw. an dem Füllmaterial aufgebracht wird.

15. Elektronisches Bauteil, insbesondere als Sensor oder als integrierte Schaltung oder als optoelektronisches Bauelement, hergestellt nach einem der Ansprüche 1 bis 14.

1/4

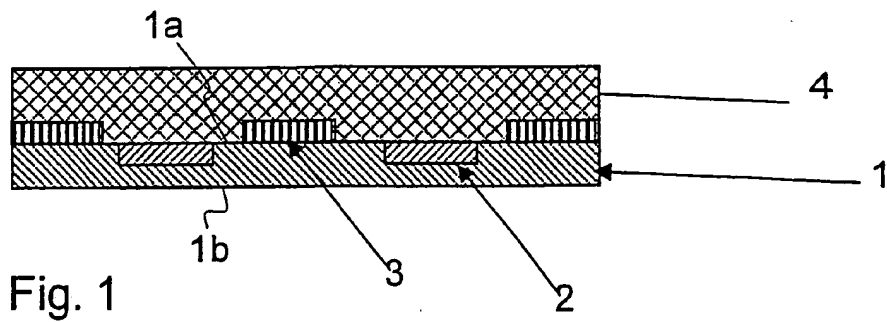


Fig. 1

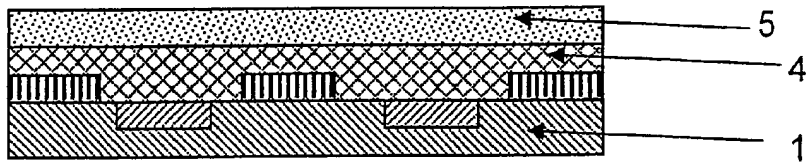


Fig. 2

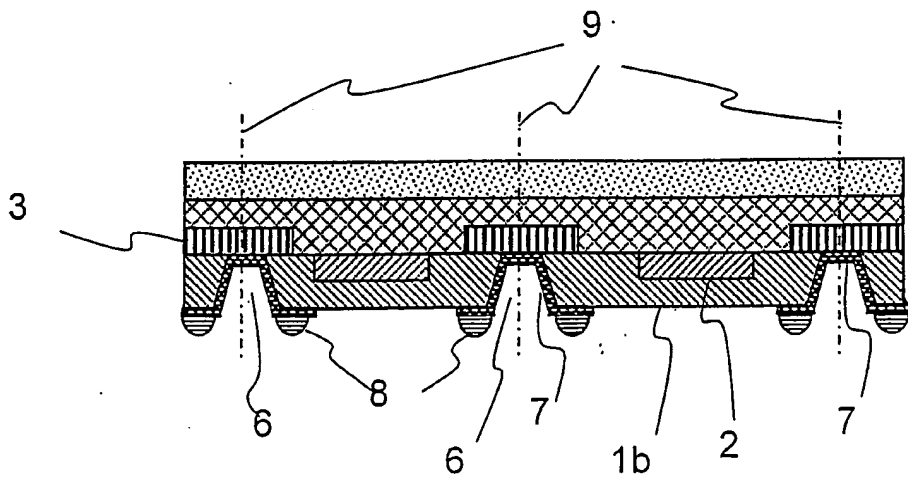


Fig. 3

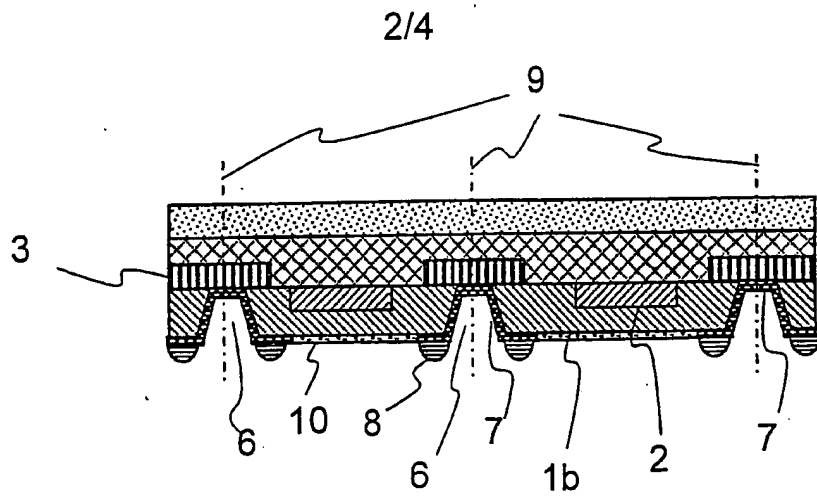


Fig. 4

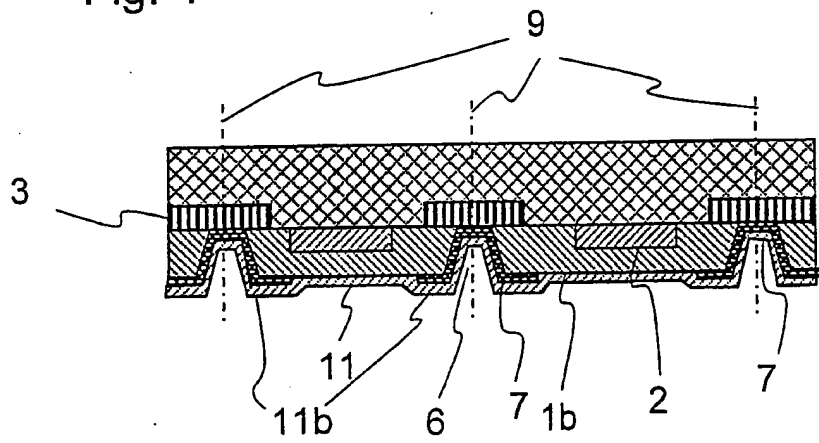


Fig. 5

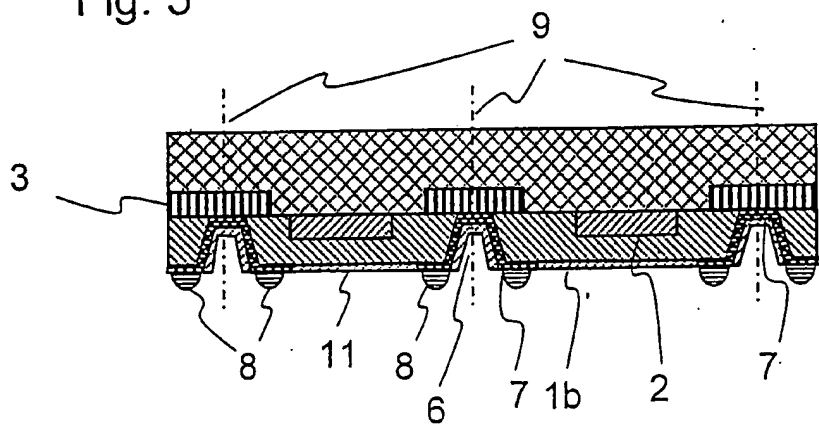


Fig. 6

3/4

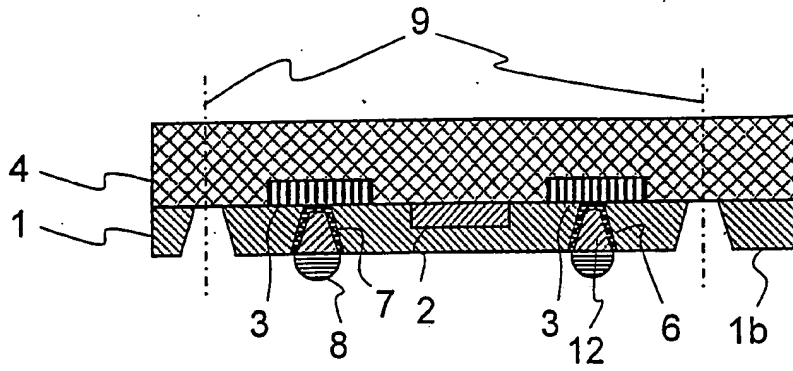


Fig. 7

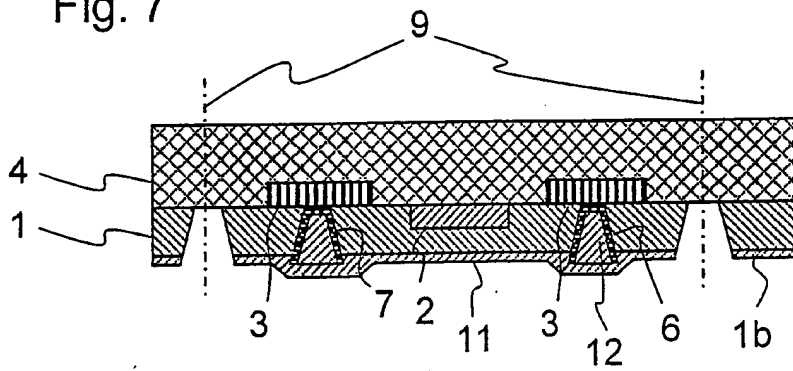


Fig. 8

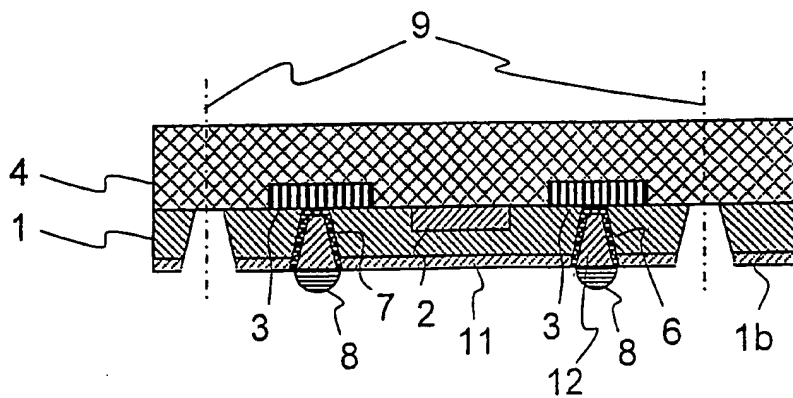


Fig. 9

